

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2003-110244
(P2003-110244A)

(43)公開日 平成15年4月11日(2003.4.11)

(51)Int.Cl.⁷

識別記号

F I

テマート(参考)

H 05 K 3/46

H 05 K 3/46

Q 5 E 3 4 6

H 01 L 23/12

H 03 H 9/25

A 5 J 0 9 7

// H 03 H 9/25

H 01 L 23/12

N

審査請求 未請求 請求項の数2 OL (全 6 頁)

(21)出願番号

特願2001-298644(P2001-298644)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72)発明者 坂ノ上 聰浩

鹿児島県国分市山下町1番1号 京セラ株
式会社鹿児島国分工場内

Fターム(参考) 5E346 AA12 AA13 AA15 AA43 AA60

BB20 CC18 CC21 CC32 CC39

DD13 EE22 EE29 FF07 HH08

HH31

5J097 AA25 JJ01 KK10

(22)出願日

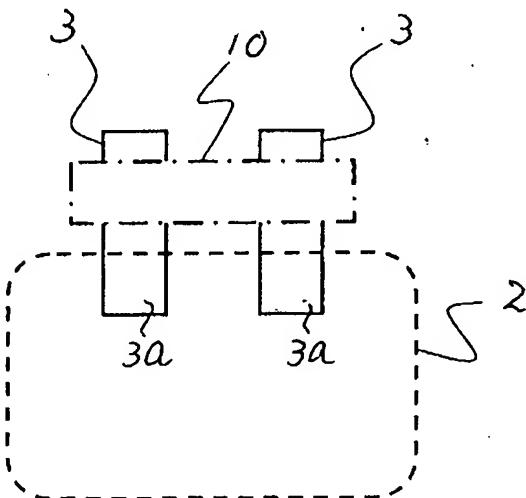
平成13年9月27日(2001.9.27)

(54)【発明の名称】 回路基板

(57)【要約】

【課題】 本発明は、キャビティ内の気密性が高く維持できる回路基板を提供するとともに、さらに、導体膜間の絶縁性を高めることができる回路基板を提供する。

【解決手段】 本発明は、セラミック成分とガラス成分からなる誘電体層1a～1gを複数積層するとともに、正面に電子部品素子5が収容されるキャビティ2を有する積層体1と、前記誘電体層1a～1g間に配されたAgもしくはCuを主成分とする内部配線導体膜とを有するとともに、前記内部配線導体膜3の一部を前記キャビティ2内に延出させて前記電子部品素子5に接続させて成る積層体1である。前記キャビティ2に延出する内部配線導体膜3aと前記誘電体層1dとの間に、ガラスを主成分とする絶縁膜4を介在させる。また、前記絶縁膜4は、前記内部配線導体膜3が前記キャビティ2に延出する境界部に配されている。



【特許請求の範囲】

【請求項1】 セラミック成分とガラス成分からなる誘電体層を複数積層するとともに、主面に電子部品素子が収容されるキャビティを有する積層体と、前記誘電体層間に配されたA gもしくはC uを主成分とする内部配線導体膜とから成るとともに、前記内部配線導体膜の一部を前記キャビティ内に延出させて前記電子部品素子に接続させた回路基板において、

前記キャビティに延出する内部配線導体膜と前記誘電体層との間に、ガラスを主成分とする絶縁膜を介在させたことを特徴とする回路基板。

【請求項2】 前記絶縁膜は、前記内部配線導体膜が前記キャビティに延出する境界部に設けたことを特徴とする請求項1記載の回路基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は弾性表面波素子等の電子部品素子が気密封止して収容する複合電子部品に適した回路基板に関するものである。

【0002】

【従来の技術】複数の半導体素子や電子部品素子及び実装電子部品を回路基板に搭載した複合電子部品においては、半導体素子や電子部品素子（以下、端に電子部品素子という）などを気密用パッケージに収容せず、直接、回路基板に搭載封止することによって、小型化の要求に対応していた。具体的には、回路基板の主面にキャビティを形成して、このキャビティ内に電子部品素子を収容し、この電子部品素子を樹脂封止材で封止していた。ところが、弾性表面波素子などでは、圧電基板の表面で弾性表面波振動が発生するため、電子部品素子の表面は空間が必要となる。即ち、キャビティ内をN₂等の不活性ガスで充满された状態で、キャビティの開口を金属蓋体などの気密封止してきた。

【0003】また、複合電子部品の更になる小型化、高機能化に対応するため、例えは、回路基板においては高密度化した積層型回路基板が採用される。また、高機能化としては機能内蔵基板がある。特に、分布定数回路になる高周波用途においては、基板材料が単なる絶縁性材料ではなく、高誘電率基板材料が用いられ、内部にストリップラインや容量成分形成パターンなどを用いていた。これにより、回路基板にフィルタ機能を内蔵することができる。

【0004】図6は従来の回路基板を用いた複合電子部品の断面図である。複合電子部品50は回路基板51と、回路基板51に配置された実装電子部品58とから構成されている。この回路基板51には、表面にキャビティ52が形成され、このキャビティ52内に電子部品素子55が収容されている。そして、このキャビティ52の開口には、金属製蓋体56が被着封止されている。また、回路基板51の内部には、内部配線となる導体膜

53やピアホール導体54が形成されている。尚、回路基板51の端面や底面には、外部回路を接続する外部端子電極57が形成されている。

【0005】回路基板51は、複数の誘電体層が積層した積層体構造であり、この誘電体層は、誘電体セラミック成分、ガラス成分（ガラス成分は誘電体粉末の周囲に存在したり、また焼結助材となる）から成る誘電体材料が使われる。

【0006】特に、弾性表面波素子などのようにキャビティ52内の気密性が非常に重要となる。即ち、回路基板に有機材料基板を用いたものに対して非常に有利になる。また、アルミナセラミックが一般的であるが、内部配線となる導体膜として高周波回路用途に多用されるストリップラインや容量成分形成用の容量電極パターンに用いた場合、ストリップラインの長さを短縮することが困難となったり、また、容量電極パターンが大型化してしまう。このため、回路基板51の材料としては、誘電体セラミック成分、ガラス成分を用いた高誘電率セラミックの回路基板を使った複合電子部品が増えてきている。

【0007】キャビティ52は、回路基板52の主面側に形成される。具体的には、積層体構造を構成する所定誘電体層にキャビティ52の形状に対応する孔を形成した後に積層することにより形成される。一般には、誘電体セラミックグリーンシートを積層したのち焼成されるので、キャビティ52の壁面の各誘電体層は緻密に接合されている。

【0008】導体膜53は、同時に焼成する回路基板基板材料により選択される。高周波用途のセラミックにおいては低インピーダンスが求められるため、A gやC u等の低導体抵抗材料を使う。そして、キャビティ52内に収容された電子部品素子55と内部配線とを電気的に接続するため、内部配線となる導体膜53の一部は、キャビティ52の例えは底面（実際には、電子部品素子55が接合実装される実装底面）にまで延出される。そして、このキャビティ52に延出部された導体膜の一部と電子部品素子55とは、例えはフリップチップやボンディングワイヤなどで電気的に接続される。尚、回路基板51の外部に形成される導体膜、例えはキャビティ52内に延出された導体膜や外部端子電極の表面には、酸化防止等の理由によりメッキ層が形成される。

【0009】このような構成の回路基板51は、各誘電体層となる誘電体セラミックグリーンシートに、ピアホール導体54となる貫通孔、キャビティ52となる貫通孔を形成し、ピアホール導体用貫通孔内に上述の成分の導電性ペーストを充填し、各シート上に導体膜53となるパターンを印刷し、これらの誘電体グリーンシートを積層し、積層体を一体的に焼成することにより得られる。

【0010】電子部品素子55は、弾性表面波素子等な

どが例示でき、キャビティ52内の底面に延出した導体膜にワイヤーボンディング等で接合する。尚、回路基板51の小型化のためにフリップチップ等により接合する方法も増えてきている。

【0011】蓋体56は、金属材料もしくは絶縁材料が用いられ、封止部材により回路基板と接合される。

【0012】

【発明が解決しようとする課題】しかしながら、上述の回路基板51において、キャビティ52の気密性がアルミナセラミックによるものよりも低いという問題があつた。

【0013】これは、導体膜と回路基板を構成する誘電体層との界面に気体が通気可能な経路が発生してしまうことに起因する。特に、キャビティ52の内部、たとえば底面の延出した導体膜が、回路基板51を経由して、外部端子電極に接続するような場合には、外部の湿気が浸入し、致命的な問題となる。

【0014】その原因を以下のメカニズムであると考えられる。高周波用途なのでインピーダンスを下げるため、導体膜材料にAgもしくはCuのように導体抵抗値が低い材料が使われる。これらの導体材料は1000°C以下に軟化点を持つ。また、基板材料には、高誘電率を実現するため、ガラス成分はできるだけ少なくしなければならない。

【0015】しかし、ガラス成分が少なくなることにより、基板材料の軟化点が高くなることは避けられない。

【0016】このような構成による回路基板の材料は、軟化点については導体材料の低さに対し、基板材料が高いという組み合わせとなる。したがって、導体膜と基板の誘電体層との界面においては、物理的な密着性が低下することは避けられない。

【0017】このようにして、導体膜53と回路基板51の誘電体層との界面に気体が通気可能な経路が発生し、特にキャビティ52底面の導体膜付近において気密性を低下させている。

【0018】また、のキャビティ52底面とキャビティ52壁面の接触部において、キャビティ52の底面に回路基板51の内部から同一面で延出した導体膜53の周囲には、導体膜53の厚みに相当する隙間が発生しやすい。

【0019】また、図7は従来の回路基板51の部分透視図である。図において、回路基板51の内部に形成された導体膜53aと、53bの内部の周囲には、メッキ液溜り59、59が形成され易い。この隙間にできやすいメッキ溜まりは、処理時やメッキ液の条件によって異なるものの、隣接しあう導体膜53a、53b間にメッキ溜まりが形成されることにより、導体膜間の絶縁性を低下させていた。

【0020】本発明は、上述の問題点に鑑みて案出されたものであり、その目的は、キャビティ内に、基板内部

から導体膜を延出させても、キャビティ内の気密性が高く維持できる回路基板を提供することにある。また、別の目的は、内部配線の導体膜間での絶縁性を高めることができる回路基板を提供することにある。

【0021】

【課題を解決するための手段】本発明は、セラミック成分とガラス成分からなる誘電体層を複数積層するとともに、正面に電子部品素子が収容されるキャビティを有する積層体と、前記誘電体層間に配されたAgもしくはCuを主成分とする内部配線導体膜とを有するとともに、前記内部配線導体膜の一部を前記キャビティ内に延出させて前記電子部品素子に接続させて成る回路基板において、前記キャビティに延出する内部配線導体膜と前記誘電体層との間に、ガラスを主成分とする絶縁膜を介在させた回路基板である。

【0022】また、前記絶縁膜は、前記内部配線導体膜が前記キャビティに延出する境界部に設けられている。

【0023】

【作用】本発明によれば、高周波用途で用いられる高誘電率の基板材料は誘電率を上げるためにガラス成分を減らしているため、軟化し難くなってしまい、基板と導体の密着性が低くなりやすい。本発明では、キャビティ内に延出される導体膜と回路基板の誘電体層との界面部分にガラス成分の絶縁膜を介在させている。

【0024】これにより、回路基板の誘電体層と導体膜との界面に気体が通過し得る経路が形成されようとしても、この軟化したガラス成分がこの経路内に入り込み、その経路を遮断することができる。これにより、回路基板の誘電体層と導体膜との間の物理的な密着性を高めることができ、もって、キャビティ内の気密性を高く維持できる。

【0025】また、ガラス成分の絶縁膜をキャビティと積層体の境界部付近に形成することにより、仮に、キャビティ内に延出した導体膜の表面をメッキ処理しても、このメッキ液が上述の経路に含浸する事なく、キャビティ内に延出し、且つ隣接しあう導体膜の絶縁性を高めることができる。

【0026】

【発明の実施の形態】以下、本発明の回路基板を図面に基づいて詳説する。

【0027】図1は本発明の回路基板の断面構造図であり、図2は本発明の回路基板の部分断面図であり、図3は回路基板のキャビティの周囲の部分透視図である。

【0028】本発明の回路基板は、複数の誘電体層1a～1gからなる積層体1と、該積層体1の表面に実装された実装電子部品8とからなる。また、積層体1の表面には、半導体素子（ICベアチップ）や弾性表面波装置などの電子部品素子（以下、単に電子部品素子という）が収容されるキャビティ2が形成されている。このキャビティ2の開口は、金属などの蓋体6で気密的に封止され

ている。この封止方法は、蓋体6の材料で異なり、例えば、シームリングを介してシーム溶接、封止ガラスによる封止、半田接合による封止、接合用樹脂による封止などが例示できる。また、積層体1の内部に、例えば、誘電体層1a～1gとの層間には、内部配線となる導体膜3が、また、誘電体層1a～1gの厚み方向には、所定導体膜3を接続するビアホール導体54が形成されている。尚、積層体1の端面や底面には、外部回路を接続する外部端子電極7が形成されている。また、符号場所略しているが、積層体1の表面には、各種実装電子部品7を接合するための電極パターンを含む所定配線パターンが形成されている。

【0029】上述の誘電体層1a～1gは、所定誘電率を有する誘電体セラミック成分と、ガラス成分（ガラス成分は誘電体粉末の界面に存在したり、また焼結助材となる）から成る誘電体材料が使われる。積層体1を形成する誘電体材料は1層あたり例えば、50～300μm程度の厚みを有し、その誘電体セラミック材質としてはBaO-TiO₂系、CaO-TiO₂系、MgO-TiO₂系などが高誘電率系の材料として用いられる。

【0030】内部配線となる導体膜3は、高周波回路用途に多用されるストリップラインや容量成分形成用の容量電極パターンに用いたり、所定配線を構成する導体として用いられる。同時に所定配線はビアホール導体4とともに構成される。

【0031】この内部配線となる導体膜3やビアホール導体4は、AgもしくはCuのような低抵抗導体材料を用いる。導体膜は5～30μm程度の膜厚を有している。また、図1で符号を省略しているが、積層体1の表面に配線導体膜や実装電子部品8の電極パッドとなる導体膜が形成されている。さらに、積層体1の端面や底面には、内部配線となる導体膜や表面の配線の導体膜と電気的に接続する外部端子電極7が被着形成されている。これらの表面配線の導体膜や外部端子電極7は上述のようにAgもしくはCuのような低抵抗導体材料で形成され、さらに表面にはメッキ層が形成されている。メッキ層としては、半田やフリップチップにより接合される最表層にAuメッキ、中間層に硬質化と耐半田くわれ性を高めるNiメッキを形成する。

【0032】また、積層体1の表面には、キャビティ2が形成される。具体的には、キャビティ2は回路基板を構成する誘電体層1a～1gの内、表面側の所定数の誘電体層1a～1dに貫通孔を設けることにより形成される。さらに、キャビティ2の内部の一部、例えば底面には、キャビティ2内に収容された電子部品素子5と内部配線とを電気的に接続するため、内部配線となる導体膜3の一部が、積層体1の内部から延出（延出部3a）されて形成される。そして、このキャビティ2に延出部された導体膜3の延出部3aには電子部品素子5と電気的に接続される。具体的には、電子部品素子5の上面側

に電極が形成されている場合には、ボンディングワイヤによって、また、電子部品素子5の下面側に電極が形成されている場合には、フリップチップなどで電気的に接続される。

【0033】尚、このキャビティ2内に延出された導体膜3の延出部3aの表面にも、図では省略しているが酸化防止等の理由により表面にメッキ層が形成される。

【0034】また、積層体1の内部に形成された導体膜3のうち、特に、キャビティ2の内部に延出する導体膜

10 3において、例えば、誘電体層1dと導体膜3との界面には、ガラス成分を主成分とする絶縁膜10、11が介在されて形成されている。その態様は、図2、図3に示すように、積層体1の内部領域において、例えば誘電体層1dと導体膜3との界面に絶縁膜10を形成する。別の態様は、図4、図5に示すように、導体膜3が積層体1の内部側からキャビティ2に延出する境界部位に絶縁膜11を形成する。いずれの場合において、導体膜3の導体幅以上に形成する、例えば、隣接しあう導体膜3に共通的に形成される。

20 【0035】このような絶縁膜10、11は、例えばホウ珪酸ガラス系材料を主成分とする絶縁材料からなり、積層体1の基板材料との同時焼成した時、基板材料との化学反応が少ないものがよい。また、この同時焼成時の絶縁膜10、11の焼結収縮挙動が近似し、基板材料の収縮開始温度と絶縁膜10、11のガラス材料の収縮開始温度との差が100℃以内であることが望ましい。さらには、収縮開始温度の差と収縮終了温度の差が共に50℃以内であることが望ましい。これらの条件は、ホウ珪酸ガラス系材料のシリカ成分、ほう酸成分の組成比を、所定焼結挙動になるように調整したり、また、ガラス軟化温度を低下させるために他の金属産科物、例えば、ZnOなどを添加する。

【0036】このようなガラス材料構成された絶縁膜10、11では、積層体1と一括同時焼成を行えば、お互いの材料の収縮挙動が一致するので、焼成時に積層体の反りを抑制でき、同時に軟化した絶縁膜10、11が導体膜3の周囲に緻密に付着形成されることになる。

【0037】本発明の回路基板の製造方法は次のようになる。

40 【0038】このような構成の積層体1は、各誘電体層1a～1zとなる誘電体セラミックグリーンシートを用意する。まず、誘電体セラミック材料と有機樹脂材料及び有機可塑材料からなるグリーンシートをドクターブレード法などにより成型する。次に、各グリーンシートにビアホール導体4となる貫通孔を形成する。次に、このビアホール導体4となる貫通孔内に上述の成分の導電性ペーストを充填するとともに、各グリーンシート上に内部配線の導体膜3となるパターンや延出部3aとなるパターン、さらに、表面配線の導体膜となるパターンを上述の成分の導電性ペーストを用いて印刷形成する。その

後、所定グリーンシートにキャビティ2の形状に応じた貫通孔を形成する。尚、導電性ペーストは、AgやCuなどの金属導体材料に種々の添加剤とビヒクルとで混合混練してペーストにする。ビヒクルは、エチルセルロースなどの有機バインダと溶剤からなる。

【0039】さらに、特に、キャビティ2の底面を構成するグリーンシート、例えば、誘電体層1dとなるシート上に形成した導体膜となるパターン上に、絶縁膜10、11となるガラス成分を主成分とする絶縁ペーストの印刷により、絶縁パターンを被着形成する。その後、これらのグリーンシートを積層順序を考慮して、熱圧着により積層一体化し、必要に応じて分割溝などを形成し、各グリーンシート、各パターン、絶縁パターン、導体を一体的に焼成する。

【0040】その後、表面処理として、キャビティ2内に電子部品素子5を上述の方法で接合して収容し、キャビティ2の開口を蓋体6で気密封止する。同時に、積層体1の表面に実装電子部品8を接合する。尚、図1では、キャビティ2の開口の周囲に表面から一段落ち込んだ段差部を設け、この段差部に蓋体6を被着してもよい。また、この段差部に蓋体6を封止接合するための封止用導体膜を形成してもよい。

【0041】上述の製造方法、特に、同時焼成工程において、キャビティ2の内部、例えば底面などに延出される導体膜3と誘電体層1dとの界面で、絶縁膜10、11が両者に密着するように形成されることになる。キャビティ2の内部、例えば底面に延出される導体膜3とこの導体膜3に積層される誘電体層1dとの界面で、絶縁膜10、11の存在により、絶縁膜10、11は導体膜3と物理的に充分に密着した状態を保持しつつ焼結する。焼結後に積層体1、導体膜3及び絶縁膜10、11は一体化する。このとき、基板1と導体膜3はその界面に絶縁膜10、11ノガラス成分が軟化されて、従来気体が通過しえる経路や隙間を埋めた状態で焼結されて、密着性が高められる。すなわち、絶縁膜10、11が形成された領域においては、密着性が高くなる。

【0042】図2、図3においては、上述のように、気体が通過しえる経路を絶縁膜10によって遮断することができ、キャビティ2内の気密性が高い状態で維持できる。また、図4、5では、絶縁膜11はキャビティ2の例えば底面領域で、キャビティ2と積層体1との境界部分、即ち、キャビティ2の壁面領域に形成されている。このため、上述のようにキャビティ2の気密性を低下させる気体が通過しえる経路が完全に遮断でき、しかも、キャビティ2内に延出した導体膜3の延出部3a上にメッキ層を形成した場合、このメッキ処理時のメッキ液が隙間に溜まることが一切なくなるため、メッキ液の広がりの発生がなく、隣接しあう導体膜3の延出部3a間の絶縁特性が向上する。

【0043】次に、本発明の回路基板のキャビティの気

密性の評価事例について説明する。

【0044】まず、キャビティ2に封止工程を行う。封止用の蓋体6は、あらかじめ内面側の全面または外周部にAu 80%、Sn 20%の封止部材を溶融させて塗布させておき、キャビティ2の開口の周囲に形成した接合導体膜に載置して、酸素濃度20 ppm以下に制御されたN₂チャンバー内で、ピーク温度320°C、280°C以上90秒の温度プロファイル下で封止した。

【0045】気密封止後、Heを5~6 kgf/cm²で圧入し、それをHeディテクターにて、封止部に浸入したHeが漏れて出てくる量を測定した。本発明の積層体1においては、その測定値は10⁻¹⁰以下であり、気密性を高めることができた。

【0046】また、このときキャビティ底面の導体線間の絶縁性は、10¹²Ω以下であり、絶縁性を高めることができた。

【0047】尚、本発明において、キャビティ2に延出する導体膜3の延出部3aは、キャビティ2の構造によつて、実際の底面以外に、電子部品素子の載置部に設けても構わない。

【0048】

【発明の効果】以上のように本発明によれば、キャビティの内部に延出する導体膜と積層体の誘電体層との界面に軟化し易いガラスを主成分とした絶縁膜を介在させることにより、基板と導体との界面の物理的な密着性が高まる。このことにより、気体が通過しえる経路を遮断でき、キャビティの気密性を高めることができる。

【0049】また、絶縁膜をキャビティと積層体の境界に設けることにより、キャビティの導体膜の延出部間に発生するメッキ処理後のメッキ液溜まりによる絶縁特性の劣化を有効に防止でき、キャビティ内部に形成される導体線間の絶縁性を高めることができる。

【図面の簡単な説明】

【図1】本発明の回路基板の断面構造図である。

【図2】本発明の回路基板のキャビティ部分の断面図である。

【図3】本発明の回路基板のキャビティ周囲の透視図である。

【図4】本発明の他の回路基板のキャビティ部分の断面図である。

【図5】本発明の他の回路基板のキャビティ周囲の透視図である。

【図6】従来の回路基板の断面図である。

【図7】従来の回路基板の上面からの部分断面図である。

【符号の説明】

1a~1g 誘電体層

1 積層体

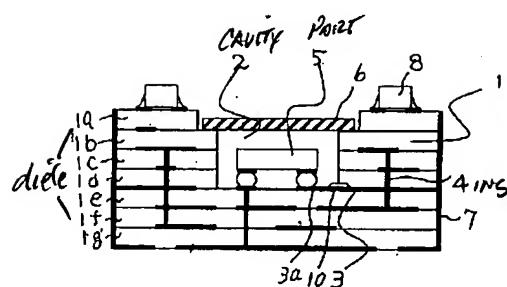
2 キャビティ

3 導体膜

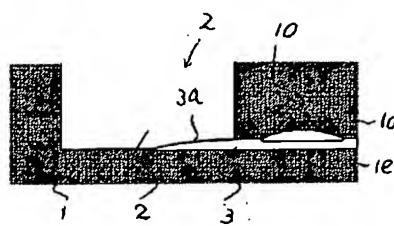
9
4
5
絶縁膜
電子部品素子

6
10
蓋体

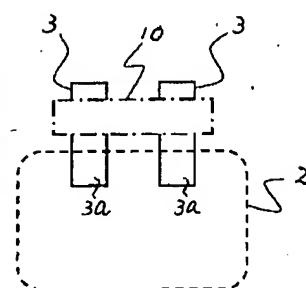
【図1】



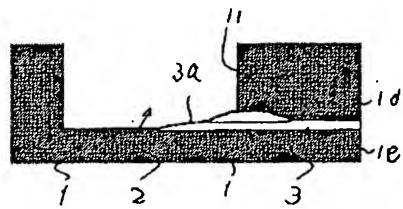
【図2】



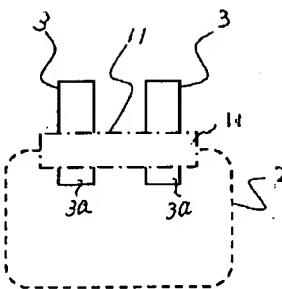
【図3】



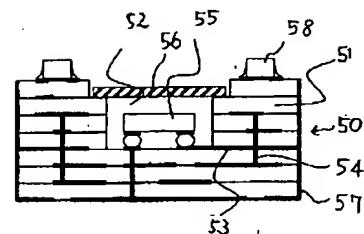
【図4】



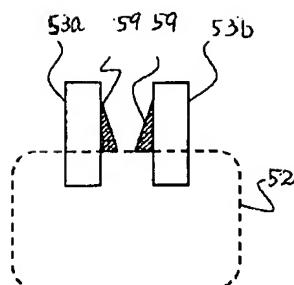
【図5】



【図6】



【図7】



* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the circuit board suitable for the held compound electronic parts in which electronic-parts components, such as a surface acoustic element, carry out a hermetic seal.

[0002]

[Description of the Prior Art] In the compound electronic parts which carried two or more semiconductor devices, electronic-parts components, and mounting electronic parts in the circuit board, the demand of a miniaturization was directly supported by carrying out loading closure at the circuit board by holding neither a semiconductor device nor an electronic-parts component (an electronic-parts component being hereafter told to an edge) in the package for airtight. Specifically the cavity was formed in the principal plane of the circuit board, the electronic-parts component was held in this cavity, and this electronic-parts component was closed with the resin sealing agent. However, in a surface acoustic element, since surface acoustic wave vibration occurs on the front face of a piezo-electric substrate, as for the front face of an electronic-parts component, space is needed. That is, the metal lid etc. has carried out the hermetic seal of the opening of a cavity in the condition of having been filled with the inside of a cavity with the inert gas of N2 grade.

[0003] Moreover, since it corresponds to the miniaturization and advanced features which compound electronic parts become further, the laminating mold circuit board which carried out densification of the metaphor in the circuit board is adopted. Moreover, there is a substrate with a built-in function as advanced features. In the RF application which becomes a distributed constant circuit especially, not a mere insulating ingredient but the high dielectric constant substrate ingredient was used, and the substrate ingredient used the stripline, the capacity component formation pattern, etc. for the interior. Thereby, a filtering function can be built in the circuit board.

[0004] Drawing 6 is the sectional view of the compound electronic parts using the conventional circuit board. The compound electronic parts 50 consist of the circuit board 51 and mounting electronic parts 58 arranged at the circuit board 51. A cavity 52 is formed in a front face at this circuit board 51, and the electronic-parts component 55 is held in this cavity 52. And the covering closure of the metal lid 56 is carried out to opening of this cavity 52. moreover, the conductor which serves as internal wiring inside the circuit board 51 -- the film 53 and a beer hall -- the conductor 54 is formed. In addition, the external terminal electrode 57 which connects an external circuit is formed in the end face and base of the circuit board 51.

[0005] The circuit board 51 is the layered product structure in which two or more dielectric layers carried out the laminating, and the dielectric materials with which this dielectric layer consists of a dielectric ceramic component and a glass component (a glass component exists in the perimeter of dielectric powder, and serves as sintering assistant **) are used.

[0006] Especially, the airtightness in a cavity 52 becomes very important like a surface acoustic element. That is, it becomes very advantageous to what used the organic material substrate for the circuit

board. moreover, the conductor which serves as internal wiring although an alumina ceramic is common -- when it uses for the stripline and the capacity electrode pattern for capacity component formation which are used abundantly as film at a RF circuit application, it will become difficult to shorten the die length of a stripline, and a capacity electrode pattern will be enlarged. For this reason, as an ingredient of the circuit board 51, the compound electronic parts using the circuit board of the high dielectric constant ceramic which used the dielectric ceramic component and the glass component have been increasing in number.

[0007] A cavity 52 is formed in the principal plane side of the circuit board 52. After specifically forming the hole corresponding to the configuration of a cavity 52 in the predetermined dielectric layer which constitutes layered product structure, it is formed by carrying out a laminating. Since it is generally calcinated after carrying out the laminating of the dielectric ceramic green sheet, each dielectric layer of the wall surface of a cavity 52 is joined precisely.

[0008] a conductor -- the film 53 is chosen with the circuit board substrate ingredient calcinated to coincidence. since low impedance is called for in the ceramic of a RF application -- Ag, Cu, etc. -- low -- a conductor -- electrical resistance materials are used. and the electronic-parts component 55 and internal wiring which were held in the cavity 52 -- electric -- a connection ***** sake -- the interior -- ***** -- a conductor -- some film 53 extends even on the base (mounting base where junction mounting of the electronic-parts component 55 is carried out in fact) of a cavity 52. and the conductor by which the extension section was carried out to this cavity 52 -- it connects electrically [a membranous part and the membranous electronic-parts component 55] at a flip chip, a bonding wire, etc. in addition, the conductor formed in the exterior of the circuit board 51 -- the conductor which extended in the film 52, for example, a cavity, -- a deposit is formed in the front face of the film or an external terminal electrode of the reasons of antioxidizing etc.

[0009] the dielectric ceramic green sheet with which the circuit board 51 of such a configuration serves as each dielectric layer -- a beer hall -- the through tube used as a conductor 54, and the through tube used as a cavity 52 -- forming -- a beer hall -- a conductor -- the conductive paste of the component above-mentioned in the ** through tube -- being filled up -- each sheet top -- a conductor -- the pattern used as the film 53 is printed, the laminating of these dielectric green sheets is carried out, and it is obtained by calcinating a layered product in one.

[0010] the conductor which the electronic-parts component 55 could illustrate ***** etc. and extended on the base in a cavity 52 -- it joins to the film by wire bonding etc. In addition, the approach of joining by a flip chip etc. for the miniaturization of the circuit board 51 has also been increasing.

[0011] A metallic material or an insulating material is used and a lid 56 is joined to the circuit board by the closure member.

[0012]

[Problem(s) to be Solved by the Invention] However, in the above-mentioned circuit board 51, there was a problem of being lower than what the airtightness of a cavity 52 depends on an alumina ceramic.

[0013] this -- a conductor -- it originates in the path in which aeration of a gas is possible occurring in the interface of the film and the dielectric layer which constitutes the circuit board. the conductor with which the interior of a cavity 52, for example, a base, extended especially -- when the film connects with an external terminal electrode via the circuit board 51, external moisture permeates and it becomes a fatal problem.

[0014] It is considered that the cause is the following mechanisms. since it is a RF application, in order to lower an impedance -- a conductor -- a film ingredient -- Ag or Cu -- like -- a conductor -- an ingredient with low resistance is used. Such conductor material has softening temperature in 1000 degrees C or less. Moreover, in order to realize a high dielectric constant, a glass component must be lessened as much as possible at a substrate ingredient.

[0015] However, when a glass component decreases, it is not avoided that the softening temperature of a substrate ingredient becomes high.

[0016] The ingredient of the circuit board by such configuration serves as combination that a substrate

ingredient is expensive, to the lowness of conductor material about softening temperature. therefore, a conductor -- it is not avoided in the interface of the film and the dielectric layer of a substrate that physical adhesion falls.

[0017] thus, a conductor -- the interface of the film 53 and the dielectric layer of the circuit board 51 -- the path in which aeration of a gas is possible -- generating -- especially -- the conductor of cavity 52 base -- airtightness is reduced in the neighborhood.

[0018] moreover, the conductor which extended in respect of the same from the interior of the circuit board 51 on the base of a cavity 52 in the contact section of cavity 52 base of **, and cavity 52 wall surface -- the perimeter of the film 53 -- a conductor -- it is easy to generate the clearance equivalent to the thickness of the film 53.

[0019] Moreover, drawing 7 is the partial perspective drawing of the conventional circuit board 51. the conductor formed in the interior of the circuit board 51 in drawing -- plating ***** 59 and 59 is easy to be formed in the perimeter inside Film 53a and 53b. the conductor which adjoins and suits although plating ***** which is easy to be made in this clearance changes with conditions of the time of processing, or plating liquid -- plating ***** is formed between film 53a and 53b -- a conductor -- the insulation between film was reduced.

[0020] this invention is thought out in view of an above-mentioned trouble -- having -- the purpose -- the inside of a cavity -- the conductor from the interior of a substrate -- even if it makes the film extend, the airtightness in a cavity is to offer the highly maintainable circuit board. moreover, another purpose -- the conductor of internal wiring -- it is in offering the circuit board which can raise the insulation between film.

[0021]

[Means for Solving the Problem] While this invention carries out two or more laminatings of the dielectric layer which consists of a ceramic component and a glass component internal wiring which uses as a principal component the layered product which has the cavity by which an electronic-parts component is held in a principal plane, Ag allotted between said dielectric layers, or Cu -- a conductor, while having the film said internal wiring -- a conductor -- internal wiring which membranous [some] is made to extend in said cavity, and extends to said cavity in the circuit board which is connected to said electronic-parts component and changes -- a conductor -- it is the circuit board which made the insulator layer which uses glass as a principal component intervene between the film and said dielectric layer.

[0022] moreover, said insulator layer -- said internal wiring -- a conductor -- the film is prepared in the boundary section which extends to said cavity.

[0023]

[Function] According to this invention, since the glass component is reduced in order that the substrate ingredient of a high dielectric constant used for a RF application may gather a dielectric constant, it is hard to soften, and has become and the adhesion of a substrate and a conductor tends to become low. the conductor which extends in a cavity in this invention -- the insulator layer of a glass component is placed between the interface part of the film and the dielectric layer of the circuit board.

[0024] thereby -- the dielectric layer of the circuit board, and a conductor -- even if the path which a gas may pass to an interface with the film tends to be formed, this softened glass component enters in this path, and can intercept that path. thereby -- the dielectric layer of the circuit board, and a conductor -- the physical adhesion between film can be raised, it has, and the airtightness in a cavity can be maintained highly.

[0025] moreover, the conductor which extended in the cavity temporarily by forming the insulator layer of a glass component near the boundary section of a cavity and a layered product -- the conductor which this plating liquid does not sink into an above-mentioned path, and extends in a cavity, and adjoins, and suits even if it carries out plating processing of the membranous front face -- membranous insulation can be raised.

[0026]

[Embodiment of the Invention] Hereafter, the circuit board of this invention is explained in full detail

based on a drawing.

[0027] Drawing 1 is cross-section structural drawing of the circuit board of this invention, drawing 2 is the fragmentary sectional view of the circuit board of this invention, and drawing 3 is the partial perspective drawing around the cavity of the circuit board.

[0028] The circuit board of this invention consists of a layered product 1 which consists of two or more dielectric layers 1a-1g, and mounting electronic parts 8 mounted in the front face of this layered product 1. Moreover, the cavity 2 in which electronic-parts components (only henceforth an electronic-parts component), such as a semiconductor device (IC bare chip) and surface acoustic wave equipment, are held is formed in the front face of a layered product 1. The closure of the opening of this cavity 2 is carried out in airtight with the lids 6, such as a metal. These closure approaches differ with the ingredient of a lid 6, for example, can illustrate seam welding, the closure with closure glass, the closure by soldered joint, the closure by the resin for junction, etc. through a seam ring. moreover, the conductor which serves as internal wiring between dielectric layers [1a-1g] layers inside a layered product 1 -- the film 3 -- moreover -- the dielectric layers [1a-1g] thickness direction -- predetermined -- a conductor -- the beer hall which connects the film 3 -- the conductor 54 is formed. In addition, the external terminal electrode 7 which connects an external circuit is formed in the end face and base of a layered product 1. Moreover, although sign location abbreviation is carried out, the predetermined circuit pattern containing the electrode pattern for joining the various mounting electronic parts 7 is formed in the front face of a layered product 1.

[0029] The dielectric materials with which the above-mentioned dielectric layers 1a-1g consist of the dielectric ceramic component which has a predetermined dielectric constant, and a glass component (a glass component exists in the interface of dielectric powder, and serves as sintering assistant **) are used. The dielectric materials which form a layered product 1 have per layer (for example, the thickness of about 50-300 micrometers), and BaO-TiO₂ system, CaO-TiO₂ system, MgO-TiO₂ system, etc. are used as an ingredient of a high dielectric constant system as the dielectric ceramic quality of the material.

[0030] the conductor used as internal wiring -- the film 3 is used for the stripline and the capacity electrode pattern for capacity component formation which are used abundantly at a RF circuit application, or is used as a conductor which constitutes predetermined wiring. coincidence -- predetermined wiring -- a beer hall -- it is constituted with a conductor 4.

[0031] the conductor used as this internal wiring -- the film 3 and a beer hall -- low resistance conductor material like Ag or Cu is used for a conductor 4. a conductor -- the film has about 5-30-micrometer thickness. moreover -- although the sign is omitted by drawing 1 -- the front face of a layered product 1 - - wiring -- a conductor -- the conductor used as the electrode pad of the film or the mounting electronic parts 8 -- the film is formed. furthermore, the conductor which serves as internal wiring in the end face and base of a layered product 1 -- the film and the conductor of surface wiring -- covering formation of the external terminal electrode 7 electrically connected with the film is carried out. the conductor of such front wiring -- the film and external ***** 7 are formed with low resistance conductor material like Ag or Cu as mentioned above, and the deposit is further formed in the front face. nickel plating which raises Au plating to the maximum surface joined by solder and the flip chip as a deposit, and raises hard-izing and solder-proof leaching to an interlayer is formed.

[0032] Moreover, a cavity 2 is formed in the front face of a layered product 1. Specifically, a cavity 2 is formed by preparing a through tube in the dielectric layers 1a-1d of the predetermined number by the side of a front face among the dielectric layers 1a-1g which constitute the circuit board. furthermore, the conductor with which a part of interior of a cavity 2 and a metaphor serve as internal wiring electrically in the electronic-parts component 5 held in the cavity 2 in the base, and internal wiring for a connection ***** reason -- from the interior of a layered product 1, some film 3 extends (extension section 3a), and it is formed. and the conductor by which the extension section was carried out to this cavity 2 -- it connects with the electronic-parts component 5 electrically at extension section 3a of the film 3. When the electrode is formed in the top-face side of the electronic-parts component 5, when the electrode is formed in the inferior-surface-of-tongue side of the electronic-parts component 5 of the bonding wire,

specifically, it connects electrically by a flip chip etc. again.

[0033] in addition, the conductor which extended in this cavity 2 -- although omitted also on the front face of extension section 3a of the film 3 by a diagram, a deposit is formed in it on a front face of the reasons of antioxidizing etc.

[0034] moreover, the conductor formed in the interior of a layered product 1 -- the conductor which extends inside a cavity 2 especially among film 3 -- the film 3 -- setting -- for example, 1d of dielectric layers and a conductor -- the insulator layers 10 and 11 which use a glass component as a principal component are intervened and formed in the interface with the film 3. the mode is shown in drawing 2 and drawing 3 -- as -- the contrant region of a layered product 1 -- setting -- for example, 1d of dielectric layers and a conductor -- an insulator layer 10 is formed in an interface with the film 3. another mode is shown in drawing 4 and drawing 5 -- as -- a conductor -- the film 3 forms an insulator layer 11 in the boundary part which extends from the interior side of a layered product 1 to a cavity 2. which case -- setting -- a conductor -- the conductor which forms more than the conductor width of the film 3, for example, adjoins and suits -- it is formed in the film 3 in common.

[0035] Such insulator layers 10 and 11 consist of an insulating material which uses for example, a boro-silicated glass system ingredient as a principal component, and when [with the substrate ingredient of a layered product 1] coincidence baking is carried out, what has a few chemical reaction with a substrate ingredient is good. Moreover, the sintering contraction behavior of the insulator layers 10 and 11 at the time of this coincidence baking approximates, and it is desirable for the difference of the contraction initiation temperature of a substrate ingredient and the contraction initiation temperature of the glass ingredient of insulator layers 10 and 11 to be less than 100 degrees C. Furthermore, it is desirable for both the difference of contraction initiation temperature and the difference of contraction termination temperature to be less than 50 degrees C. These conditions add other metal obstetrics objects, for example, ZnO etc., in order to adjust and to reduce glass softening temperature so that it may become predetermined sintering behavior about the presentation ratio of the silica component of a boro-silicated glass system ingredient, and a way acid component.

[0036] the insulator layers 10 and 11 which could control the curvature of a layered product at the time of baking, and were softened in coincidence since the contraction behavior of each other ingredient was in agreement in such insulator layers 10 and 11 by which the glass ingredient configuration was carried out when performing package coincidence baking with the layered product 1 -- a conductor -- adhesion formation will be carried out precisely around the film 3.

[0037] The manufacture approach of the circuit board of this invention is as follows.

[0038] The layered product 1 of such a configuration prepares the dielectric ceramic green sheet used as each dielectric layers 1a-1z. First, the green sheet which consists of a dielectric ceramic ingredient, an organic resin ingredient, and an organic plastic ingredient is cast with a doctor blade method etc. next, each green sheet -- a beer hall -- the through tube used as a conductor 4 is formed. next, this beer hall -- while being filled up with the conductive paste of an above-mentioned component in the through tube used as a conductor 4 -- each green sheet top -- the conductor of internal wiring -- the pattern used as the film 3, and the pattern used as extension section 3a -- further -- the conductor of front wiring -- printing formation of the pattern used as the film is carried out using the conductive paste of an above-mentioned component. Then, the through tube according to the configuration of a cavity 2 is formed in a predetermined green sheet. In addition, mixed kneading is carried out with various additives and vehicles, and a conductive paste is used as metallic conductor ingredients, such as Ag and Cu, at a paste. A vehicle consists of an organic binder and solvents, such as ethyl cellulose.

[0039] furthermore, the conductor in which especially the green sheet which constitutes the base of a cavity 2 and a metaphor were formed on the sheet used as 1d of dielectric layers -- covering formation of the insulating pattern is carried out by printing of the insulating paste which uses as a principal component the glass component which serves as insulator layers 10 and 11 on the pattern used as the film. Then, in consideration of built-up sequence, the laminating unification of these green sheets is carried out by thermocompression bonding, a division slot etc. is formed if needed, and each green sheet, each pattern, an insulating pattern, and a conductor are calcinated in one.

[0040] Then, the electronic-parts component 5 is joined and held by the above-mentioned approach in a cavity 2 as surface preparation, and the hermetic seal of the opening of a cavity 2 is carried out with a lid 6. The mounting electronic parts 8 are joined to the front face of a layered product 1 at coincidence. In addition, in drawing 1, the level difference section which fell one step from the front face may be prepared in the perimeter of opening of a cavity 2, and a lid 6 may be put on this level difference section. moreover, the object for the closures for carrying out closure junction of the lid 6 at this level difference section -- a conductor -- the film may be formed.

[0041] the above-mentioned manufacture approach and the conductor which extends to the interior of a cavity 2, for example, a base etc., in a coincidence baking process especially -- by the film 3 and 1d [of dielectric layers] interface, it will be formed so that insulator layers 10 and 11 may stick to both. the conductor which extends to the interior of a cavity 2, for example, a base, -- the film 3 and this conductor -- a 1d [of dielectric layers by which a laminating is carried out to the film 3] interface -- existence of insulator layers 10 and 11 -- insulator layers 10 and 11 -- a conductor -- it sinters, holding the condition of having fully stuck physically with the film 3. after sintering -- a layered product 1 and a conductor -- the film 3 and insulator layers 10 and 11 are unified. this time -- a substrate 1 and a conductor -- an insulator layer 10 and 11 NOGARASU components soften the film 3 in that interface, where the path and clearance through which a gas may pass conventionally are filled, it is sintered, and adhesion is raised. That is, in the field in which insulator layers 10 and 11 were formed, adhesion becomes high.

[0042] In drawing 2 and drawing 3, the path which a gas may pass can be intercepted by the insulator layer 10 as mentioned above, and the airtightness in a cavity 2 can maintain in the high condition. Moreover, in drawing 4 and 5, an insulator layer 11 is for example, the base field of a cavity 2, and is formed in the boundary part of a cavity 2 and a layered product 1, i.e., the wall surface field of a cavity 2. for this reason, the conductor with which the path which the gas into which the airtightness of a cavity 2 is reduced as mentioned above may pass could intercept completely, and moreover extended in a cavity 2 -- the conductor which does not have generating of the breadth of plating liquid, and adjoins and suits since it is entirely lost that a clearance is covered with the plating liquid at the time of this plating processing when a deposit is formed on extension section 3a of the film 3 -- the insulating property between extension part 3 a of the film 3 improves.

[0043] Next, the airtight evaluation example of the cavity of the circuit board of this invention is explained.

[0044] First, a closure process is performed to a cavity 2. the junction which the lid 6 for the closures made carry out melting of Au80% and Sn20% of the closure member to the whole surface or the periphery section by the side of an inside beforehand, was made to apply it, and was formed in the perimeter of opening of a cavity 2 -- a conductor -- it laid in the film and closed under the peak temperature of 320 degrees C, and 280-degree-C or more temperature profile for 90 seconds within N2 chamber controlled by 20 ppm or less of oxygen densities.

[0045] helium was pressed fit by 5 - 6 kgf/cm² after the hermetic seal, and the amount which helium which infiltrated into the closure section with helium detector leaks, and comes out it was measured. In the layered product 1 of this invention, the measured value is ten to ten or less, and was able to raise airtightness.

[0046] moreover, this time -- the conductor at the base of a cavity -- the insulation between lines is 1012ohms or less, and was able to raise insulation.

[0047] in addition, the conductor which extends to this invention at **** and a cavity 2 -- extension section 3a of the film 3 may be prepared in the installation section of an electronic-parts component according to the structure of a cavity 2 in addition to an actual base.

[0048]

[Effect of the Invention] the conductor which extends inside a cavity as mentioned above according to this invention -- the physical adhesion of the interface of a substrate and a conductor increases by making the insulator layer which used as the principal component the glass which is easy to soften in the interface of the film and the dielectric layer of a layered product intervene. the path which a gas may

pass by this -- cutoff -- ** -- the airtightness of a cavity can be raised.

[0049] moreover, the thing for which an insulator layer is prepared in the boundary of a cavity and a layered product -- the conductor of a cavity -- the conductor which can prevent effectively degradation of the insulating property by the plating liquid reservoir after the plating processing generated between the membranous extension sections, and is formed in the interior of a cavity -- the insulation between lines can be raised.

[Translation done.]